

インタポレータのための FIR フィルタの

効果的な設計

正員 本間 仁志<sup>†</sup>      准員 伊藤 一広<sup>†</sup>

正員 佐川 雅彦<sup>†</sup>

Efficient Design of FIR Filters for Interpolators

Hitoshi HONMA<sup>†</sup>, Member, Kazuhiro ITOH<sup>†</sup>, Associate Member and Masahiko SAGAWA<sup>†</sup>, Member

<sup>†</sup> 東京都立大学工学部電気工学科, 東京都

Faculty of Technology, Tokyo Metropolitan University, Tokyo 158 Japan

あらまし マルチレートシステムの実現に必要とされる狭帯域で急峻な低域通過 FIR フィルタを, 従来の設計法に比べ, より少ない乗算器および加算器で設計できることを述べる。

1. まえがき

マルチレートシステムでは, 信号を異なるクロック周波数により処理するために, インタポレータやデシメータが必要となる<sup>(1)</sup>。インタポレータやデシメータの実現には, 狭帯域で急峻なデジタルフィルタを設計しなければならない。しかし, 急峻な特性を得るには, 一般に高い次数のフィルタが必要となり, その実現に要するハードウェア量が增大してしてしまう。

このような問題点を改善するため, 従来から補間に基づくフィルタ (Interpolated FIR filter, 以下 IFIR フィルタと呼ぶ) の設計法が研究されてきた<sup>(3),(4)</sup>。本文では, 先に提案したプリフィルタ-イコライザ構成<sup>(2)</sup>をインタポレータの設計に適用することにより, 従来の補間を用いた方法と比較して, 急峻な特性を持つフィルタを, より効果的に実現できることを示す。

2. プリフィルタ-イコライザ構成

まず, プリフィルタ-イコライザ構成から簡単に説明する。従来の設計方法では, 仕様を一つの伝達関数  $H(z)$  により直接近似していた。それに対し, ここで用いるプリフィルタ-イコライザ構成とは, 図 1 に示すような乗算器を要せず, 加算器数も少数であるプリフィルタ  $P(z)$  と, 全体として仕様を満たすようにその特性を補正するイコライザ  $E(z)$  の縦続接続によって全体の伝達関数  $H(z)$  を実現する方法である。すなわ

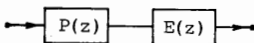


図 1 プリフィルタ-イコライザ構成  
Fig. 1 Prefilter-equalizer structure.

ち,

$$H(z) = P(z)E(z) \quad (1)$$

故に, ハードウェア全体における乗算器数および主な加算器数は, イコライザのハードウェアのみに支配される。従って, プリフィルタの特性が要求特性をある程度よく近似し, それを補正するイコライザが低次で単純に実現できれば, 直接一つの伝達関数  $H(z)$  を近似した場合に比べ, 全体のハードウェアを低減できることになる。

本文では, プリフィルタとして RRS (Recursive Running Sum) と呼ばれる構成<sup>(5)</sup>を  $Q$  段縦続接続したものをを用い, イコライザを Remez アルゴリズム<sup>(6)</sup>に補間の概念を取り込み設計する。RRS の伝達関数  $R(z)$  は,

$$R(z) = (1 - z^{-F}) / (1 - z^{-1}) \quad (2)$$

で与えられ, このとき, プリフィルタ  $P(z)$  は

$$P(z) = \{R(z)\}^Q \quad (3)$$

となる。式 (3) のプリフィルタの特性を特性を補正するイコライザの伝達関数は, 一般に式 (4) で与えられる。

$$E(z) = \sum_{n=0}^{K(E-1)} e(n)z^{-n} \quad (K: \text{正の整数}) \quad (4)$$

式 (2) の関数は  $F$  個の遅延器と 2 個の加算器のみにより構成される。故に, 式 (3) の関数の実現には  $QF$  個の遅延器と  $2Q$  個の加算器が必要となる。また式 (4) の伝達関数の次数は  $K(E-1)$  次であるが, イコライザのインパルス応答に対し,

$$e(n) = 0, (n \neq 0, K, 2K, \dots, K(E-1)) \quad (5)$$

が成立することに注意してほしい。インパルス応答のこの性質から, イコライザの実現に要する乗算器および加算器の個数が低減される。式 (5) の性質はイコライザの設計に補間の概念を取り入れたことによる。

このようなプリフィルタとイコライザを用いた本構成法は, 以下の手順によって設計される。

(手順 1) 通過域遮断周波数  $\omega_p$  および阻止域遮断周波数  $\omega_s$  より RRS の次数  $F$  を次式より決定する。

$$\omega_p \leq 2\pi/F, \text{ かつ } F \approx 2\pi/\omega_s \quad (6)$$

(手順 2) 与えられた仕様の阻止域 ( $\omega = \omega_s \sim \pi$ ) 特性を, プリフィルタの阻止域特性が満たすように  $Q$  を選択する。

(手順 3) 阻止域におけるプリフィルタの特性を考慮して零補間数  $K$  を選択し, 最適なイコライザを設計する。

(手順 4) 以上の手続きにより設計されたプリフィルタ

とイコライザを縦続接続する。

設計法の詳細については、文献(2)を参照されたい。

3. インタポレータの設計

図2はマルチレートシステムにおけるインタポレータの概念図である。同図(a)~(c)はそれぞれデジタル信号であり、また(d)~(f)はそれらに対応する周波数領域での表現である。信号(a)から、そのL倍のクロック周波数上の信号(c)を、アナログ信号の介在なしに生成するため、まず信号のインパルス応答列の間に(L-1)個の0インパルスを補う(図(b))。次に零補間により生じる不要帯域を低減通過フィルタで取り除く(図(e)、(f))。Lの値が大きくなる程、遷移帯域幅 Δf が狭くなるため、この低域通過フィルタに急峻な特性が要求される。

2. で述べた設計法の有効性を確認するため以下の仕様(L=1)のもとでインタポレータを設計する。

- 仕様例 通過域遮断周波数 0.4535π
- 阻止域遮断周波数 0.5465π
- 通過域リップル 0.5 dB
- 阻止域減衰量 60 dB

図3†(a)では、L=8の場合のプリフィルタとイコライザの特性をそれぞれ例示している。また同図(b)

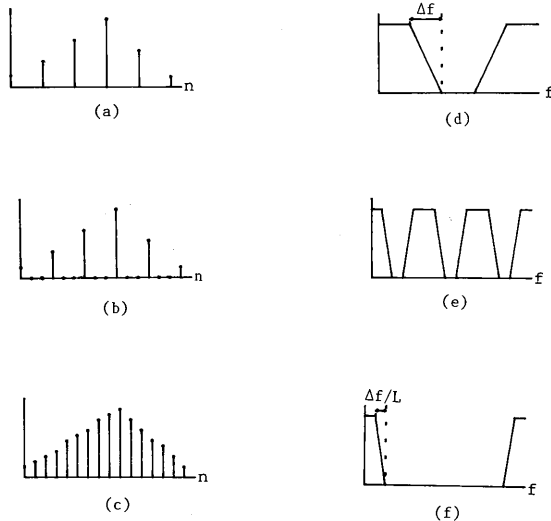


図2 インタポレータの概念図  
Fig. 2 Conceptual figures of Interpolator.

はフィルタ全体の特性を示している。

本方法と同様の目的で開発されたフィルタにIFIRフィルタがある(3),(4)。ここでは、2のべき乗のインタポレーション比の下でIFIRフィルタを設計し、本フィルタと比較する。

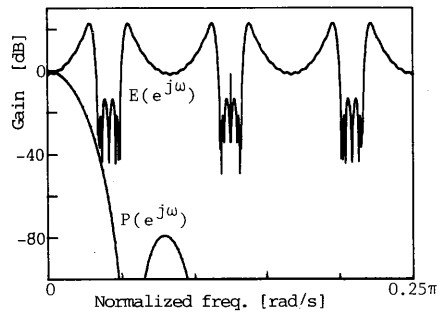
IFIRフィルタの伝達関数H(z)は、一般に、N番目のステージのサブフィルタの伝達関数をHN(z)とすると

$$H(z) = H_1(z^{m_1})H_2(z^{m_2}) \dots H_N(z^{m_N}) \quad (7)$$

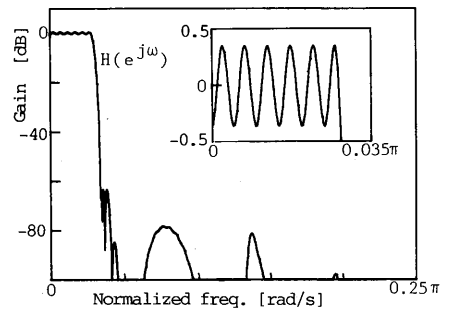
$$N = \lceil \log_2(\pi/\omega_s) \rceil + 1 \quad (8)$$

$$m_i = 2^{N-i}, i = 0, 1, \dots, N \quad (9)$$

と与えられる。但し、式(8)における[x]の表現は、x



(a) prefilter, equalizer



(b) prefilter-equalizer cascade

図3 設計されたフィルタの振幅特性(L=8)  
Fig. 3 Amplitude response of the designed filter (L=8).

表1 実現に要する素子数

L	直接設計 <sup>(6)</sup>			IFIR			本方法		
	A	M	D	A	M	D	A	M	D
2	89	45	89	59	31	109	41	21	45
4	179	90	179	73	39	247	55	23	369
8	359	180	359	78	41	503	41	16	1111
16	719	360	719	80	43	1033	33	11	900
32	1439	720	1439	85	46	2084	33	11	1800

A: 加算器, M: 乗算器, D: 遅延器

† 文献(7)においても、図3および表1と同一の仕様に対し設計を行った。しかしL=8の場合において、設計の際のパラメータの選択が異なるために、両者の特性および実現に要する素子数に多少違いがある。本文では、より適切に設計された例を示した。

を越えない最大の整数を意味する。

以上の条件の下で設計された IFIR フィルタと、本設計法による場合に対し、実現に必要な素子数を表 1<sup>1</sup> に示す。表 1 から、本設計法はインタポレーション比  $L$  が大きくなる程、直接設計および IFIR フィルタに比べ、乗算器数および加算器数がより低減できることがわかる。

#### 4. む す び

本文では、マルチレートシステムに必要とされる狭帯域で急峻な低域通過フィルタの設計について述べた。プリフィルタ-イコライザ構成法の適用によって、要求されるフィルタが狭帯域である程、従来の設計法と比較し、より効果的に設計できることが確認できた。

今後は、本方法をフィルタバンクの設計に応用する予定である。

#### 文 献

- (1) R. E. Crochiere and L. R. Rabiner: "Multirate Signal Processing", Prentice-Hall (1983).
- (2) 本間仁志, 山田正一, 佐川雅彦: "補間されたイコライザを用いた直線位相 FIR デジタルフィルタ", 信学論(A), **J70-A**, 8, pp. 1107-1115 (昭 62-08).
- (3) 星野政則, 池原雅章, 高橋進一: "インタポレーション技法を用いた狭帯域フィルタの設計法", 信学論(A), **J71-A**, 9, pp. 1673-1681 (昭 63-09).
- (4) Y. Neuvo, D. Cheng-yu and S. K. Mitra: "Interpolated Finite Impulse Response Filters", IEEE Trans. Acoust., Speech & Signal Process., **ASSP-32**, 3, pp. 563-570 (June 1984).
- (5) J. W. Adams and A. N. Willson, Jr.: "A new approach to FIR digital filters with fewer multipliers and reduced sensitivity", IEEE Trans. Circuits and Syst., **CAS-30**, 5, pp. 277-283 (May 1983).
- (6) J. H. McClellan, T. W. Parks and L. R. Rabiner: "A computer program for designing optimum FIR linear phase digital filters", IEEE Trans. Audio and Electroacoust., **AU-21**, 6, pp. 506-526 (Dec. 1973).
- (7) 本間仁志, 伊藤一広, 佐川雅彦: "インタポレータの効果的な FIR 設計", 平 1 信学春季全大, A-87.  
(平成元年 3 月 15 日受付, 5 月 22 日再受付)